

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-277283

(43)Date of publication of application : 07.11.1989

(51)Int.Cl. G09F 9/30
G02F 1/133

(21)Application number : 63-106539 (71)Applicant : CASIO COMPUT CO LTD

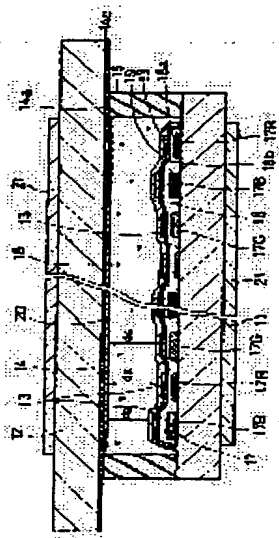
(22)Date of filing : 28.04.1988 (72)Inventor : YOSHIDA TETSUSHI
TOYAMA TADAHISA
SUGIMOTO NAOSHIGE

(54) COLOR LIQUID CRYSTAL DISPLAY ELEMENT

(57)Abstract:

PURPOSE: To enable almost perfect black to be displayed on multiplex-driven color liquid crystal display element by forming the layer thickness of a liquid crystal corresponding to the dot of each color at a value in which a transmission factor shows the minimum value for light transmitting the filter of each color at the time of impressing a bias voltage by multiplex driving between confronting electrodes.

CONSTITUTION: The layer thickness of the layer of the liquid crystal 16 of each color interposed between first and second electrodes 13 and 14 corresponding to each color of color filters 17 is formed at the value in which the transmission factor shows the minimum value for the wavelength light of each color transmitting the dot part of each color in a state where the bias voltage of a signal for time divisional driving is impressed between the first and second electrodes 13 and 14. In other words, the layer thickness(gap) dR, dB, and dG of the liquid crystal at parts corresponding to the color filters of R, G, and B are set at thickness in which the transmission factor shows the minimum value for the light of respective wavelength transmitting the part in the state where the bias voltage is impressed. In such a way, an almost dark state can be obtained in the state where the bias voltage is impressed, that is, in an OFF state.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平1-277283

⑮ Int. Cl.⁴

G 09 F 9/30
G 02 F 1/133

識別記号

3 4 3
3 0 4

庁内整理番号

A-7335-5C
8106-2H

⑬ 公開 平成1年(1989)11月7日

審査請求 未請求 請求項の数 1 (全12頁)

⑭ 発明の名称 カラー液晶表示素子

⑯ 特 願 昭63-106539

⑰ 出 願 昭63(1988)4月28日

⑱ 発 明 者 吉 田 哲 志 東京都八王子市石川町2951番地の5 カシオ計算機株式会社
社八王子研究所内
⑲ 発 明 者 当 山 忠 久 東京都八王子市石川町2951番地の5 カシオ計算機株式会社
社八王子研究所内
⑳ 発 明 者 杉 本 直 繁 東京都八王子市石川町2951番地の5 カシオ計算機株式会社
社八王子研究所内
㉑ 出 願 人 カシオ計算機株式会社 東京都新宿区西新宿2丁目6番1号

明 細 書

1. 発明の名称

カラー液晶表示素子

2. 特許請求の範囲

(1) 対向する一対の基板の内面とそれぞれに互いに交差させて配設された複数の第1、及び第2の電極と、前記第1、第2の電極のうち、少なくとも一方の電極に対応させて形成され、少なくとも赤、緑、青の三原色にそれぞれ着色された複数のカラーフィルタと、前記第1、第2の電極間に介在された液晶とを備え、前記第1、第2の電極間に順次電圧を印加することにより、前記第1、第2の電極が交差する部分に形成される複数のドット部が順次時分割駆動されるカラー液晶表示装置において、前記カラーフィルタの各色それぞれに対応した第1、第2の電極間に介在される各色ごとの液晶層は、前記第1、第2の電極間に時分割駆動用の信号のバイアス電圧が印加された状態で前記各色のドット部を透過する各色の

波長光に対して透過率が最小値を示す層厚にそれぞれ形成されていることを特徴とするカラー液晶表示素子。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、カラーテレビ等に用いられる表示装置に係り、特に三原色のカラーフィルタを備えたカラー液晶表示素子に関する。

〔従来技術〕

カラー液晶表示素子がテレビジョン等の画像表示装置に使用されている。このカラー液晶表示素子は、複数の透明な走査電極が形成された一方の基板と、前記走査電極に対向する複数の透明な信号電極が形成された他方の基板と、これらの基板の間に介在する液晶と、前記基板の外側に配置された一対の偏光板と、及び複数の前記走査電極に対応して設けられ、赤、緑、及び青からなる三原色に着色されたカラーフィルタとを備えている。そして、前記走査電極と信号電極とが交差する部分で1つのドット部が形成され、前記三原色フイ

ルタをそれぞれ備えた隣接する3つのドット部によつて1つの画素が形成され、カラー画像は複数の前記画素によつて形成される。

この様なカラー液晶表示素子は、画素数が多く、高時分割駆動されるため、高速応答、高コントラストが要求されている。

応答速度を速くするには、液晶の Δn の値を大きくすること、及び電界即ち、液晶層厚 d の値が小さいことが望ましい。そして、コントラストを高くするには、入射光の波長を 550nm とすると、液晶の屈折率異方性 Δn と液晶層厚 $d(\text{nm})$ との積、 $\Delta n \cdot d$ の値が1.1の条件を満たせば良いことが報告されている。

また上述したカラー液晶表示素子は、色バランスが良いことが要求されている。ところか、一對の偏光板をその偏光軸が互いに平行となるように配設した液晶表示素子は、単一の電源電圧によつて各色のドット部を駆動する場合、3色それぞれのドット部を透過する光の透過率が異なってしまう。これは各波長光ごとの屈折率異方性(以下 Δn

という)が異なっているからであり、透過率は Δn と液晶層厚 d との積の値、 $\Delta n \cdot d$ によつて決まるからである。その結果、液晶表示素子を透過した光は着色してみえる。つまり、各色フィルタを透過すべき各波長の光に対して、各波長光の透過率が異なるため、液晶表示素子の画面全体が特定の色に片寄つてみえる。例えば、単純マトリックス型の液晶表示素子では、赤色光の透過率が高いため、全体的に赤っぽく、即ち、セピア色の表示になつてしまう。

上述した問題を解決するため、単純マトリックス型の液晶表示素子は、透過率の波長依存性が小さく、且つ上述した条件を満足するように、例えば液晶の Δn の値が0.157である場合、液晶層厚を 7nm 程度に設定していた。

一方、各ドット部を構成する表示電極ごとに薄膜トランジスタ(TFT)等の駆動素子が接続されたアクティブマトリックス型の液晶表示素子では、各色のカラーフィルタに対応する部分ごとに液晶層厚を変えることが提案されている。この様な構

造は、例えば、特開昭60-159823公報、60-159830公報、60-159827公報、60-159831公報、61-98330公報、61-121033公報にそれぞれ開示されている。これらの出願に開示された各部の液晶層厚は、その赤(R)、緑(G)、青(B)、フィルタに対応する部分ごとに液晶の層厚がそれぞれ異なっている。この層厚は、R、G、Bフィルタを透過する光ごとの $\Delta n \cdot d$ に対する透過率を示した第15図の様に、各色光の透過率曲線B、G、Rで示される透過率が最初に極小値を示す点(α_1 、 α_2 、 α_3)の $\Delta n \cdot d$ に、各色フィルタが形成された部分の $\Delta n \cdot d$ の値が一致する様設定されている。この様に、アクティブマトリックス型の液晶表示素子では各色フィルタに対応する部分の液晶層厚を異ならすことによつて、色バランスが良くなる。何故ならば、アクティブマトリックス型の液晶表示素子では、その液晶は実質的にスタティック的な電圧が印加されるため、各ドット部は、電圧に対する透過率特性を示す第16図の最も暗

い状態が得られる電圧 V_a と最も明い状態が得られる電圧 V_b でオフ、オン動作し、オフ状態では液晶分子の配列による $\Delta n \cdot d$ の値が初期配向状態の $\Delta n \cdot d$ の値と実質的に等しいからである。

(発明が解決しようとする課題)

しかしながら、単純マトリックス型の液晶表示素子では、応答速度を速くするために液晶層厚を小さくすると、 $\Delta n \cdot d$ の値も小さくなるので透過率の波長依存性が大きくなり着色が著しい。逆に、 $\Delta n \cdot d$ の値を大きくすると、視野角特性が悪化するという欠点がある。また、単純マトリックス型の液晶表示素子では、各ドット部がマルチプレックス駆動されるため、オフ状態のドット部の対向する電極間にもバイアス電圧が印加されている。即ち、第16図においてオフ状態で V_{a1} 、オン状態で V_{b1} の電圧が印加される。そのため、オフ状態のドット部に対応する液晶は、バイアス電圧により配向が変化しており、前述したアクティブマトリックス型の様に初期状態における $\Delta n \cdot d$ の値が、各色フィルタに対応するドット部ごと

に第15図の d_1 、 d_2 、 d_3 の値に設定することによつては、色バランスを合わせることができない。この様に従来の単網マトリックス型の液晶表示素子は、色バランスの調整が困難であつた。

本発明は、上述した実情に鑑みてなされたものであつて、その目的は、色バランスが良く、応答速度の速い単網マトリックス型のカラー液晶表示素子を提供することにある。

〔課題を解決するための手段〕

本発明は、上述した目的を達成するため、対向する一対の基板の内面それぞれに互いに交差させて配設された複数の第1、及び第2の電極と、前記第1、第2の電極のうち、少なくとも一方の電極に対応させて形成され、少なくとも赤、緑、青の三原色にそれぞれ着色された複数のカラーフィルタと、前記第1、第2の電極間に介在された液晶とを備え、前記第1、第2の電極に順次電圧を印加することにより、前記第1、第2の電極が交差する部分に形成される複数のドット部が順次時分割駆動されるカラー液晶表示装置において、前

過率の関係を示している。これらの第4図～第6図において、 V_1 (OFF)、 V_2 (OFF)、 V_3 (OFF) は、ドット部を光遮断状態 (OFF) に制御するための電圧であり、これは即ち、バイアス電圧に相当する。第4図に示す様に赤 ($\lambda = 610\text{nm}$) の光に対しては、無電界でギャップ d_R が約 $4.6\ \mu\text{m}$ のとき、透過率 T が極小値を示し、電圧の上昇と共に透過率 T の極小値を示すギャップ d_R の値が大きくなる。また第5図に示す様に緑 ($\lambda = 540\text{nm}$) の光に対しては、無電界でギャップ d_G が約 $3.9\ \mu\text{m}$ のとき透過率 T が極小値を示し、電圧の上昇と共に透過率 T の極小値を示すギャップ d_G の値が大きくなる。さらに第6図に示す様に、青 ($\lambda = 460\text{nm}$) の光に対しては、無電界でギャップ d_B が約 $3.1\ \mu\text{m}$ のとき、透過率が極小値を示し、電圧の上昇と共に透過率 T の極小値を示すギャップ d_B の値が大きくなる。

本発明のカラー液晶表示装置はマルチプレックス駆動されるので、光遮断状態 (オフ状態) に制御されるドット部にもバイアス電圧が印加されて

記カラーフィルタの各色それぞれに対応した第1、第2の電極間に介在される各色ごとの液晶層を、前記第1、第2の電極間に時分割駆動用の信号のバイアス電圧が印加された状態で前記各色のドット部を透過する各色の波長光に対して透過率が最小値を示す層厚に形成したものである。

〔作用〕

本発明は、時分割駆動される単網マトリックス型のカラー液晶表示素子において、各色のフィルタに対応する部分の液晶は、その層厚が以下のようにして設定されている。

第3図に示した様な屈折率異方性 Δn の波長依存性を有する液晶を用い、対向する電極間に電圧を印加しない状態 (無電界) の V_0 と、順次高くなる電圧 $V_1 \sim V_3$ を印加した場合について、液晶層厚 (ギャップ) に対する透過率の変化を第4図、第5図及び第6図に示す。ここで第4図は、赤 ($\lambda = 610\text{nm}$) の光に対して、第5図は緑 ($\lambda = 540\text{nm}$) の光に対して、第6図は青 ($\lambda = 460\text{nm}$) の光に対して、それぞれギャップ (μm) と透

いる。そのため、R、B、G各色のフィルタに対応する部分の液晶層厚 (ギャップ) d_R 、 d_B 、 d_G は、前記バイアス電圧が印加された状態で、その部分を透過する各波長の光に対して、透過率が極小値を示す厚さに設定されている。例えば第4図～第6図において、バイアス電圧が V_1 であれば、 d_R は約 $5.3\ \mu\text{m}$ 、 d_G は約 $4.7\ \mu\text{m}$ 、 d_B は約 $3.7\ \mu\text{m}$ である。この様な構成により、本発明のカラー液晶表示素子は、前記バイアス電圧が印加された状態、即ちオフ状態ではほぼ完全な暗状態になる。また液晶層厚が小さく、液晶に印加される電界が強い。

〔実施例〕

以下に、本発明を用いた一実施例について第1図～第2図を参照して詳細に説明する。

下側基板11、上側基板12は一対の透明なガラス板である。この一対の下側and上側基板11、12は互いに対向配置され、枠状のシール材15により所定の間隙を保つて接合されている。

これら一対の基板11、12のうち、下側基板

11の上面にはゼラチン、カゼイン等のタンパク質を1 μ m前後の厚さに形成し、これをバナーニングした後、所定の染料で染色されたカラーフィルタ17が配列形成されている。

このカラーフィルタ17は、赤、緑、青の波長の光を透過するそれぞれのフィルタ17R、17G、17Bからなり、これらのフィルタ17R、17G、17Bが繰返し配列され、第2図上で上下方向のストライプを形成している。そして、フィルタ17R、17G、17Bはこれらのフィルタ17R、17G、17Bに対応する部分の液晶層厚が、それぞれ異なる層厚 d_R 、 d_G 、 d_B となるように、それぞれ異なる膜厚に形成されている。このカラーフィルタ17の上には、2層構造の透明な保護膜18が形成されている。この保護膜18はカラーフィルタ17に密着され、厚さが約0.3~0.4 μ m程度の樹脂層18aと、膜アルカリ等で侵されず、しかもこれらが浸透しない厚さが約1500Å程度の絶縁層18bとからなっている。樹脂層18aはアクリル系エポキシ樹脂

(例えば、日本合成ゴムJSS-16)をスピンコートして焼成された膜であり、また絶縁層18bは酸化シリコン(SiO_2)をスパッタリングして形成したものである。そして、この保護膜18上には複数の信号電極13がカラーフィルタ17の各色のフィルタ17R、17G、17Bとそれぞれ対応して縦方向に多数配列形成されている。この信号電極13はITOからなる透明な電極である。さらに、この信号電極13の上をポリイミド樹脂からなる配向膜19が覆っている。

一方、上側の基板12の前記下側の基板11と対向する面にはITOからなる透明な走査電極14が第2図に示すように信号電極13と直交する横方向に多数配列形成されている。この走査電極14の表面はポリイミド樹脂からなる配向膜20で覆われている。上述した各配向膜19、20はそれぞれ、その表面が所定方向にラビング処理されている。そして、前記各配向膜19、20と及び前記シール材15によつて囲まれた領域に液晶16が封入されている。また、各電極13、14はそ

れぞれ、リード部13a、14aがシール材15を横切つて各電極基板11、12の端部に導出され、各電極端子13b、14bに接続されている。さらに、前記下側の基板11と上側の基板12の外側には、偏光軸を、互いに平行にした一対の偏光板21、21が配設され、これによりTN型の液晶素子を構成している。

そして、液晶の前記 d_R 、 d_G 、 d_B は、各ドット部がマルチプレックス駆動されるときのパイアス電圧が前記各ドット部の液晶に印加されたときに各色フィルタを透過する波長に対して、その光の透過率が実質的に極小値を示す様な厚さに設定されている。

この様な構造のカラー液晶表示素子は、カラーフィルタ17の各色のフィルタ17R、17G、17Bに対応する3つの信号電極13、…と1つの走査電極14とが交差する複数の部分がそれぞれ各色のドット部を形成し、各色1つずつのドット部からなる3つのドット部によつて1つの画素が構成され、この画素がマトリックス状に多数配列さ

れている。そして、このカラー液晶表示素子は、マルチプレックス駆動され、前述した多数の画素の色調及び透過光強度を制御することによつて、テレビジョン画像等の情報をカラー表示する。

この様にして各ギャップ d_R 、 d_G 、 d_B を設定した場合のオン及びオフ状態における分光透過特性を第7図~第10図に示す。第7図及び第8図は、 d_R 、 d_G 、 d_B がそれぞれ4.7 μ m、4.2 μ m、3.8 μ mであり、このときのオフ状態の印加電圧は2.9Vである。第9図及び第10図は、 d_R 、 d_G 、 d_B がそれぞれ5.3 μ m、4.7 μ m、4.0 μ mであり、このときのオフ状態の印加電圧は、3.1Vである。第8図及び第10図に示す様に、赤色フィルタに対応する部分の液晶層厚 d_R に設定したドット部の分光透過率曲線Rは、波長 λ が600nm近辺で最少値を示し、緑色フィルタに対応する部分の液晶層厚 d_G に設定したドット部の分光透過率曲線Gは、波長 λ が540nm近辺で最少値を示し、また、青色フィルタに対応する部分の液晶層厚 d_B に設定したドット部の分光透過率曲線

Bは、波長が450nm近辺で最少値を示している。

これらの分光特性図から明らかな如く、この実施例の液晶表示素子は、バイアス電圧が印加された状態ではほとんど完全な暗状態が得られ、色バランスも良好である。

また、赤($\lambda=610\text{nm}$)に対して d_R を4.7nm及び5.3 μm に設定した場合の印加電圧に対する透過率特性を第11図に、緑($\lambda=545\text{nm}$)に対して、 d_G を4.2 μm 及び4.7 μm に設定した場合の印加電圧に対する透過率特性を第12図に、青($\lambda=460\text{nm}$)に対して d_B を3.8 μm 及び4.0 μm に設定した場合の印加電圧に対する透過率特性を第13図に示した。ここで、駆動信号は、1/56 dutyの信号を用い、素子温度が30℃である。第11図～第13図に示されている様に、 $d_R=4.7\mu\text{m}$ $d_G=4.2\mu\text{m}$ $d_B=3.8\mu\text{m}$ を選択した場合及び、 $d_R=5.3\mu\text{m}$ 、 $d_G=4.2\mu\text{m}$ 、 $d_B=4.0\mu\text{m}$ を選択した場合は、いずれもそれぞれ $V=2.9\text{V}$ 、 $V=3.1\text{V}$ ではほぼ完全な暗状態が

色のフィルタ117B、117G、117Rが互いにすきまなく隣接して形成されている。この変形例においても、カラーフィルタ117の各フィルタ117B、117G、117Rの膜厚を変え、液晶層厚 d_R 、 d_G 、 d_B を上述した実施例と同様に設定することにより、同様の効果が得られる。

(発明の効果)

本発明のカラー液晶表示素子は、各色のドットに対応する液晶の層厚がマルチプレックス駆動によるバイアス電圧を対向する電極間に印加したときの各色のフィルタを透過する光に対して透過率が最小値を示す値に形成されているので、マルチプレックス駆動されるカラー液晶表示素子において、ほぼ完全な黒を表示することができ、カラーバランスも良くなる。また、液晶層厚が小さいので液晶に印加される電界強度が大きく応答速度が速い。

4. 図面の簡単な説明

第1図は、本発明の一実施例を示し、第2図のVI-VI線で切断して示す断面図、第2図は、本発

得られるが、前者は、コントラスト比が小さく、後者はコントラスト比が大きい。したがって、液晶表示素子としては、後者の方が望ましい。

さらに、上述した実施例と同様にして d_R を5.8 μm 、 d_G を4.2 μm 、及び d_B を4.8 μm に設定した場合にも、上述した実施例と同様の効果が得られる。この場合、コントラスト比が2.2.4と極めて高い。

以上述べた実施例においては、液晶の屈折率異方性 Δn と液晶層厚 d との積 $\Delta n \cdot d$ の値が0.4以下であると視角特性が悪くなり、また、 $\Delta n \cdot d$ の値が0.9以上であると、液晶層厚 d を大きくしなければならず、液晶に印加される電界強度が弱くなつて応答速度が遅くなる。したがって、この実施例では、 $\Delta n \cdot d$ の値が0.45～0.8の範囲にあることが望ましい。

第14図は、上述した実施例の変形例を示しており、第1図に示した実施例と同様の構成要素には同一の符号を付して示し、説明を省略する。この第14図に示す様にカラーフィルタ117は各

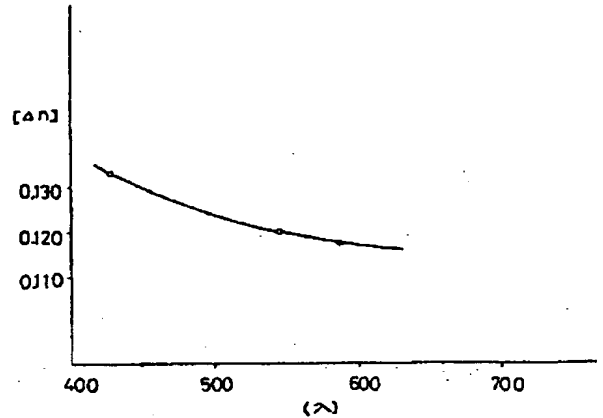
明の一実施例を示す平面図、第3図は、本発明に用いる液晶に関する屈折率異方性の波長依存性を示すグラフ、第4図は、赤色光に関して、液晶層厚 d_R に対する透過率を、対向する電極間に印加される異なる電圧ごとに示したグラフ、第5図は、緑色光に関して、液晶層厚 d_G に対する透過率を、対向する電極間に印加される異なる電圧ごとに示したグラフ、第6図は青色光に関して、液晶層厚 d_B に対する透過率を、対向する電極間に印加される異なる電圧ごとに示したグラフ、第7図及び第8図は、それぞれ本発明を用いた液晶表示素子のオン状態及びオフ状態における各色フィルタに対応する部分ごとの液晶表示素子自体の透過率を示す分光特性図、第9図及び第10図は、それぞれ本発明を用いた液晶表示素子のオン及びオフ状態における各色フィルタに対応する部分ごとの液晶表示素子自体の透過率を示す分光特性図、第11図、第12図、第13図は、それぞれ本発明を用いた一実施例について、印加電圧に対する透過率を赤、緑、青の各色光についてそれぞれ示した動

作特性図、第14図は本発明の変形例を示す部分断面図、第15図は、赤、緑、青の各波長の光について液晶素子の $\Delta n \cdot d$ の値に対する透過率を示した透過特性図、第16図は、液晶に印加された電圧に対する透過率を示す動作特性図である。

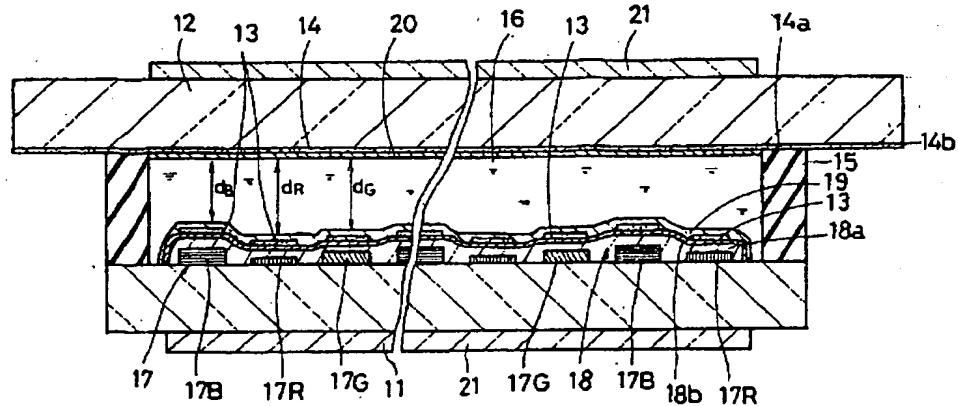
11…下基板、12…上基板、13…信号電極、14…走差電極、15…シール材、16…液晶、17…カラーフィルタ、17A…赤色のフィルタ、17G…緑色のフィルタ、17B…青色のフィルタ、18…保護膜、19、20…配向膜、21…偏光板、 d_R …赤色フィルタ部の液晶層厚、 d_G …緑色フィルタ部の液晶層厚、 d_B …青色フィルタ部の液晶層厚。

特許出願人

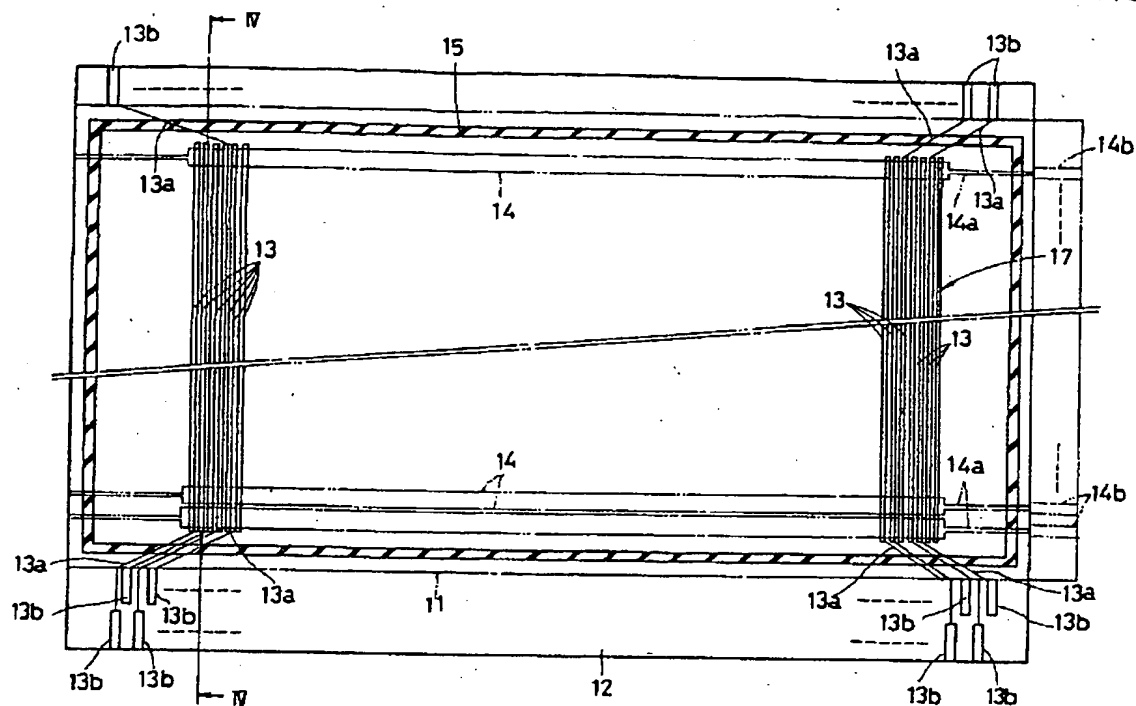
カシオ計算機株式会社



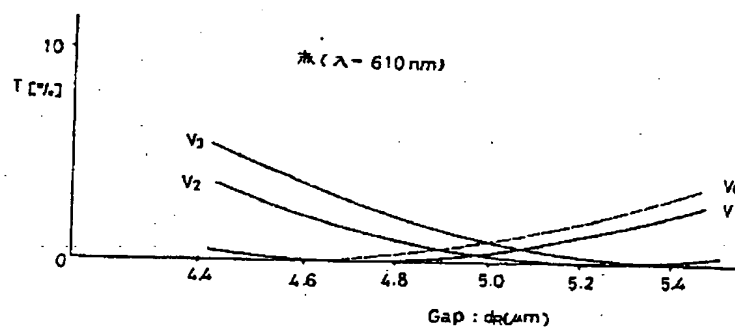
第 3 図



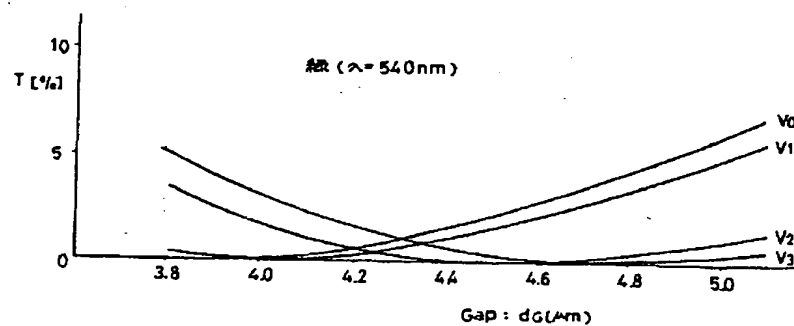
第 1 図



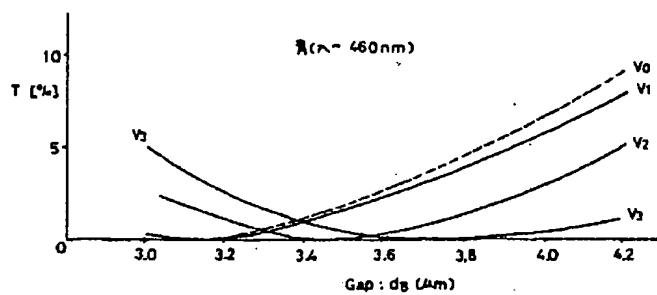
第 2 题



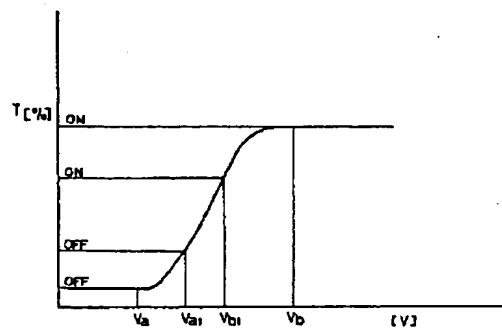
第 4 区



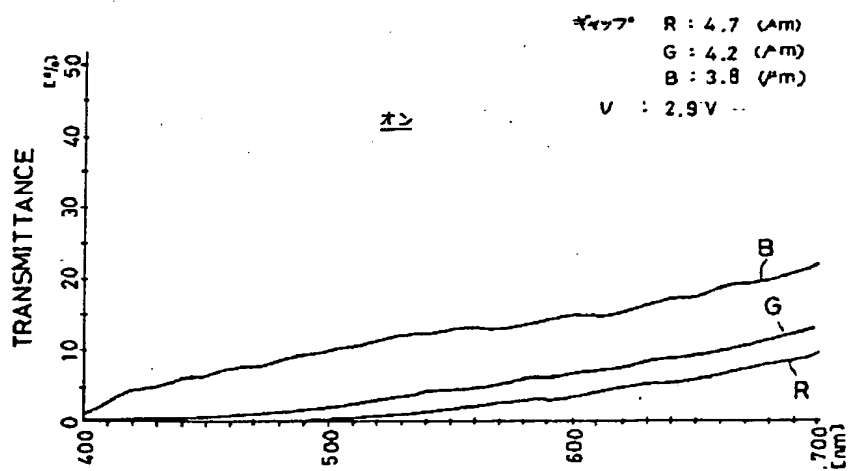
第 5 図



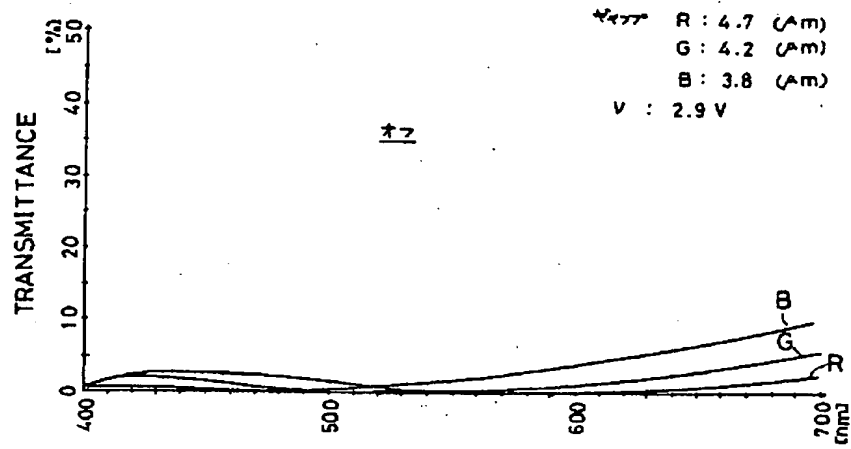
第 6 図



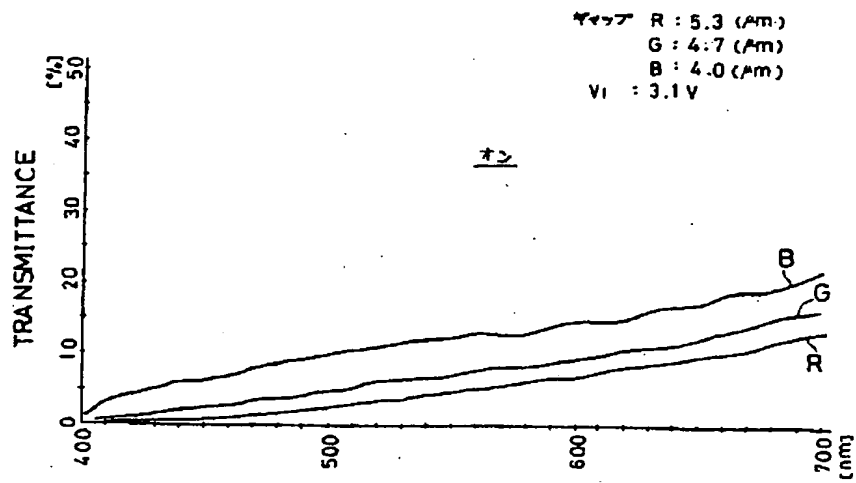
第 16 図



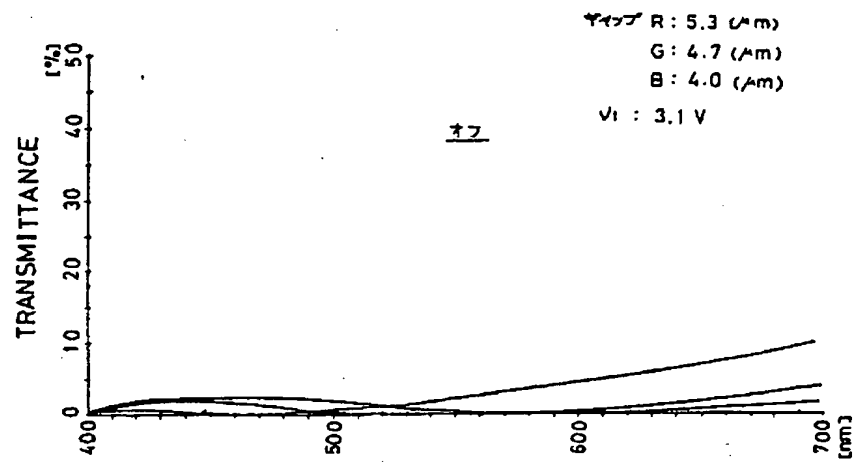
第 7 図



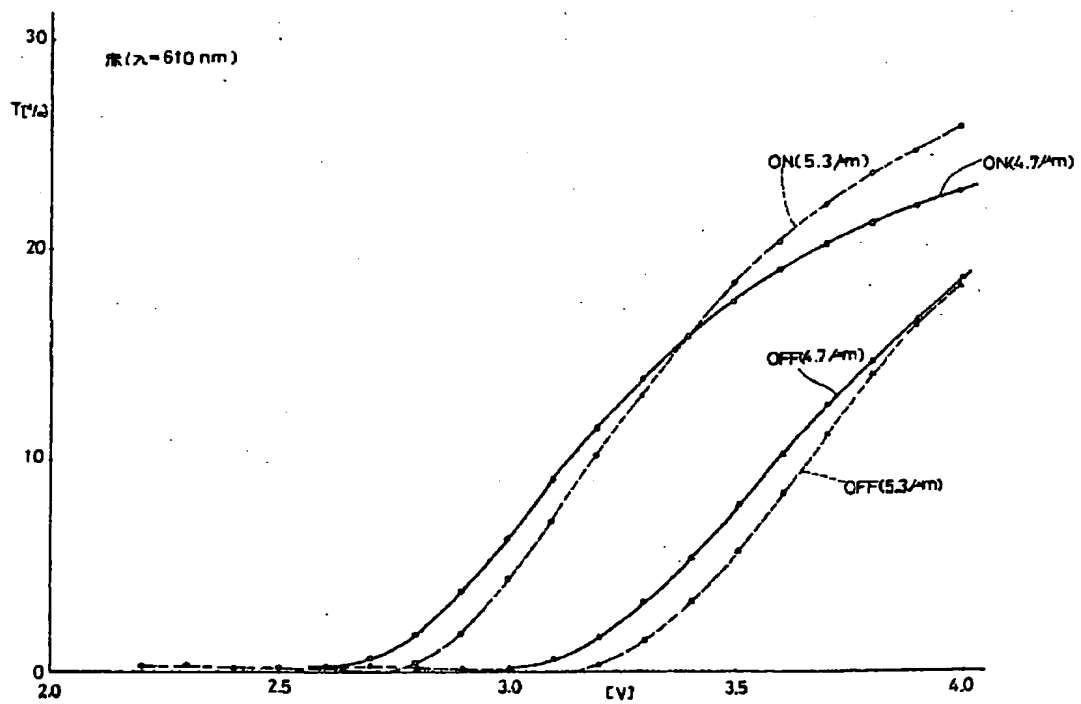
第 8 図



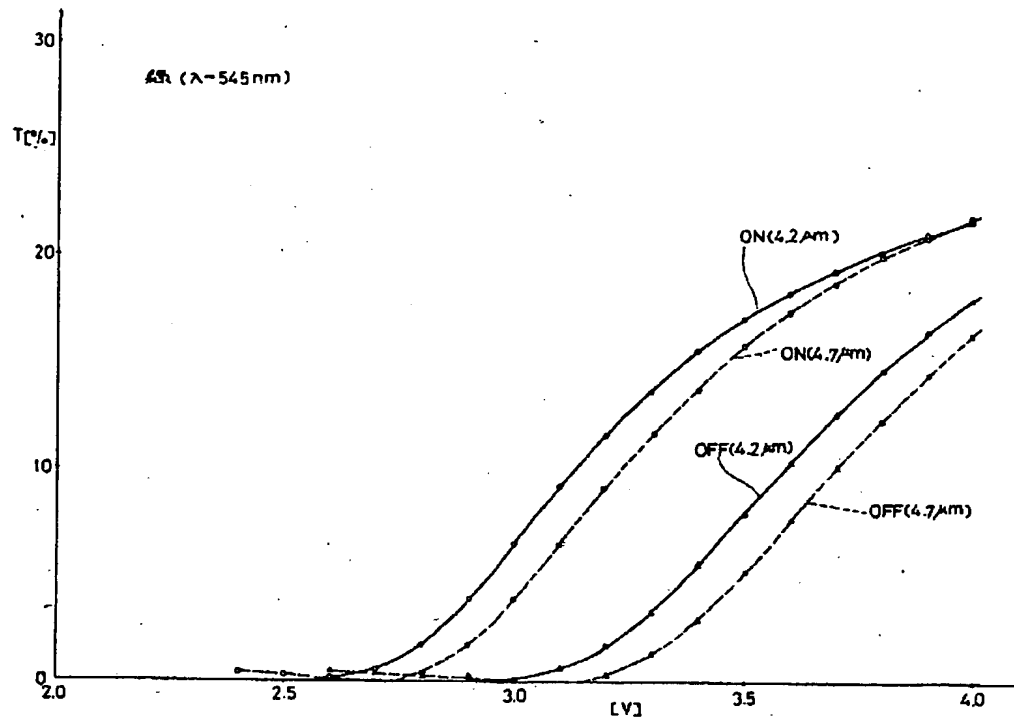
第 9 図



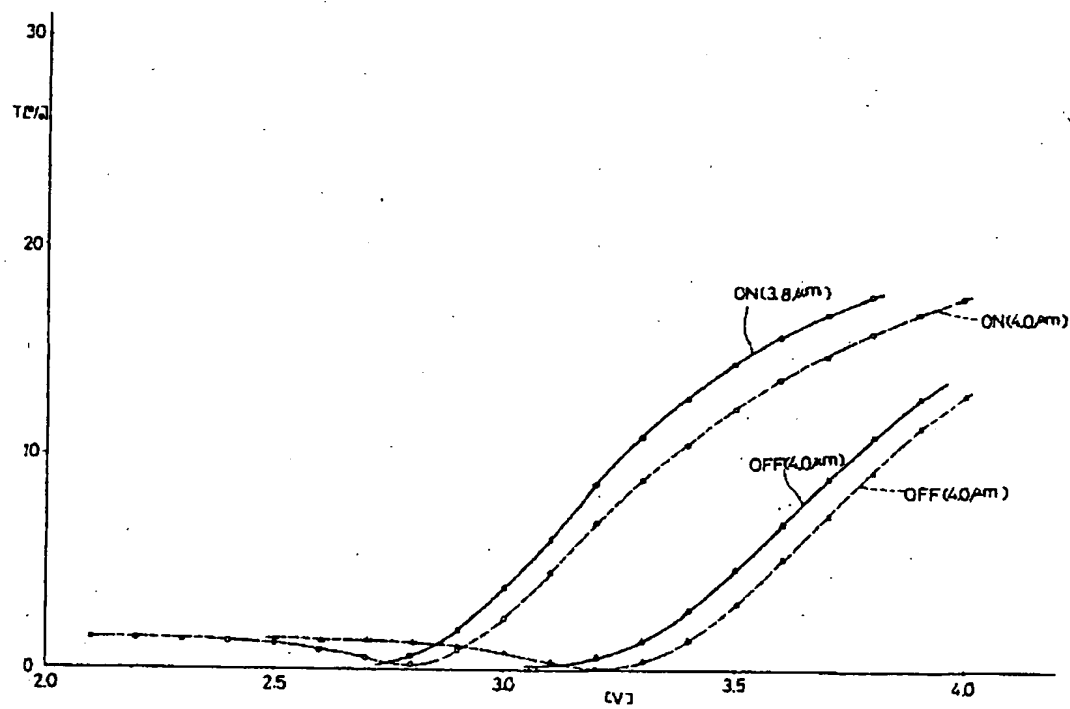
第 10 図



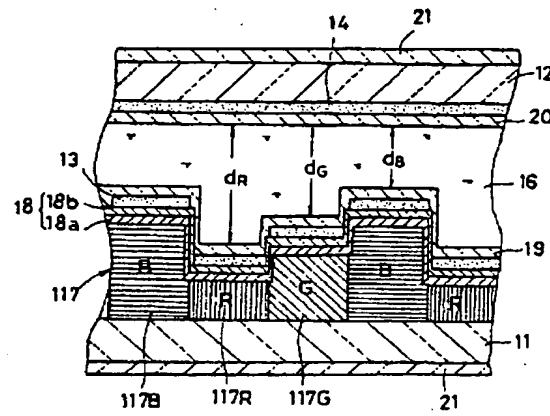
第 11 図



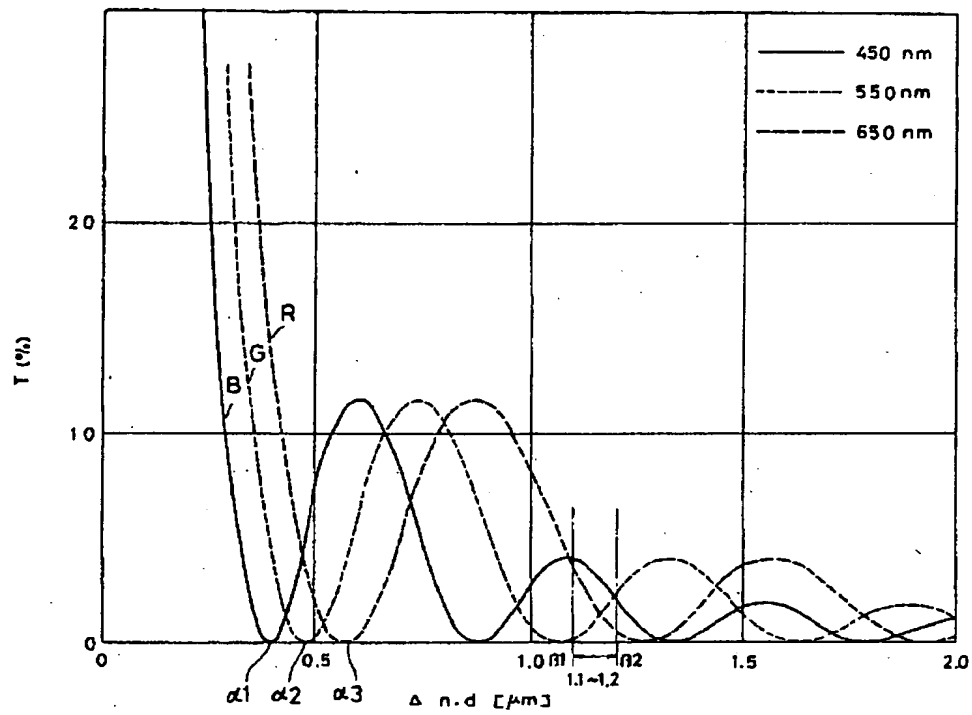
第 12 図



第 13 図



第 14 図



第 15 図